

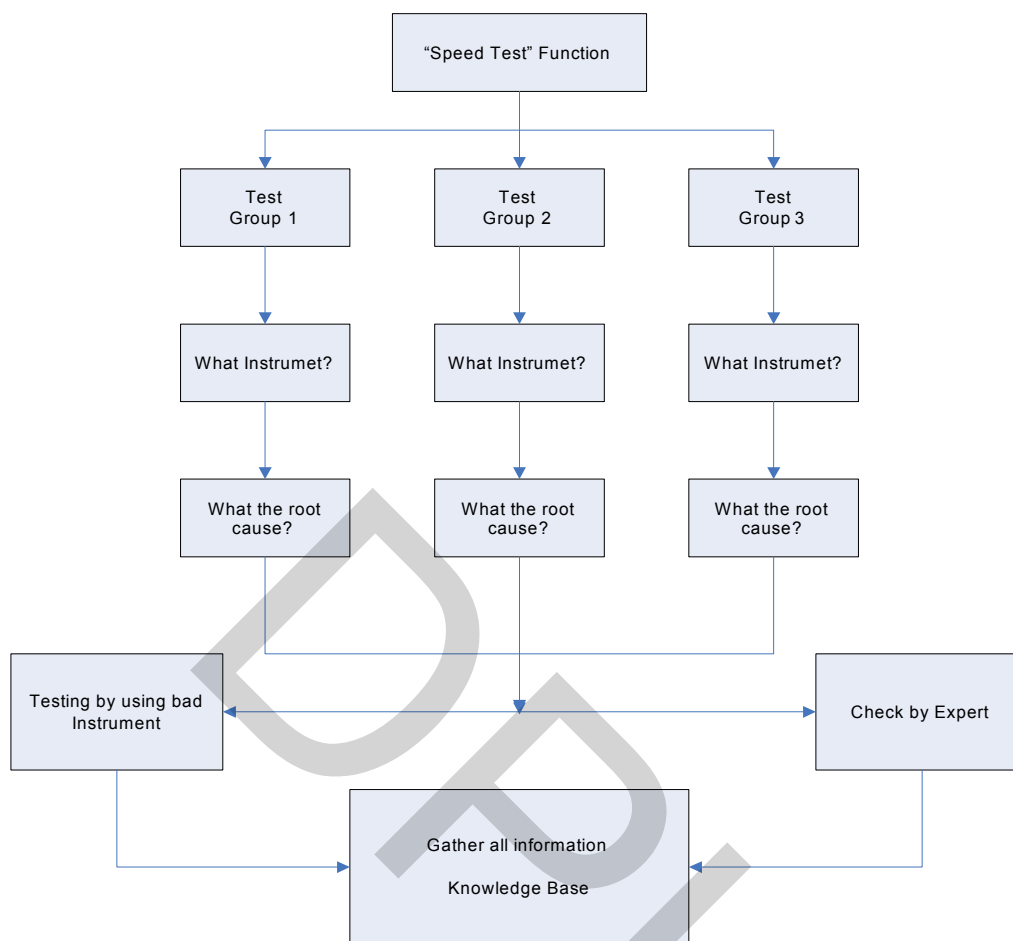
บทที่ 4

การวิจัย

4.1 การออกแบบโครงสร้างของโปรแกรม

เนื่องจากการวิจัยนี้ การวิเคราะห์ปัญหาได้แบ่งออกเป็น 2 ส่วนใหญ่ คือ กรณีปัญหาเคยเกิดมาก่อนและได้มีการบันทึกไว้ในฐานข้อมูล(Database) กับกรณีปัญหาไม่เคยเกิดมาก่อน ยังไม่มีในฐานข้อมูล ดังนั้นในการออกแบบโครงสร้างของโปรแกรมวิเคราะห์ปัญหาที่เกิดขึ้นระหว่างการทดสอบอุปกรณ์อิเล็กทรอนิกส์ เนื่องจากอุปกรณ์หลักใน Tester เพื่อให้มีกระบวนการวิเคราะห์วินิจฉัยปัญหาที่ยังไม่เคยเกิดขึ้นมาก่อน ได้ใกล้เคียงกับวิธีการวิเคราะห์ของผู้เชี่ยวชาญมากที่สุด ดังนั้นผู้วิจัยจึงได้ทำการออกแบบกระบวนการในการสร้างฐานความรู้(Knowledge Base) ดังนี้

1. แยกแยะลักษณะของวิธีการทดสอบอุปกรณ์อิเล็กทรอนิกส์ในส่วนที่จะใช้ในการวิจัย คือ “Speed Test” Function โดยทำการวิเคราะห์แยกออกเป็นแต่ละการทดสอบในฟังก์ชันนี้
2. วิเคราะห์แยกแยะอุปกรณ์หลักที่ใช้การทดสอบแต่ละทดสอบใน “Speed Test” Function
3. วิเคราะห์หาปัญหาที่เป็นไปได้ ที่อาจเกิดจากอุปกรณ์หลักและจากลักษณะการทดสอบอุปกรณ์อิเล็กทรอนิกส์
4. นำปัญหาที่อาจเกิดขึ้นได้ มาวิเคราะห์หาสาเหตุว่าอุปกรณ์ใดที่อาจเป็นสาเหตุที่ทำให้การทดสอบอุปกรณ์อิเล็กทรอนิกส์เกิดปัญหาแบบนั้น
5. ตรวจสอบความถูกต้องโดยให้ผู้เชี่ยวชาญเป็นผู้ตรวจสอบ และทดสอบกับอุปกรณ์ที่เกี่ยวข้องและเป็นสาเหตุของปัญหานั้นจริงๆ



ภาพที่ 4.1 รูปแสดงการออกแบบกระบวนการในการสร้างฐานข้อมูล

4.1.1 ลักษณะการทดสอบอุปกรณ์อิเล็กทรอนิกส์ใน “Speed Test” Function

ใน “Speed Test” Function มีการทดสอบอุปกรณ์อิเล็กทรอนิกส์ทั้งหมด 25 test ซึ่งทั้ง 25 test นี้เป็นการทดสอบถึงประสิทธิภาพของอุปกรณ์อิเล็กทรอนิกส์ในการสร้างสัญญาณที่ความถี่ที่กำหนด ซึ่งจากผลการทดสอบ ทั้ง 25 การทดสอบ นั้น สามารถแบ่งออกได้เป็น 3 ส่วนหลัก ที่มีลักษณะของวิธีการทดสอบแบบเดียวกัน คือ

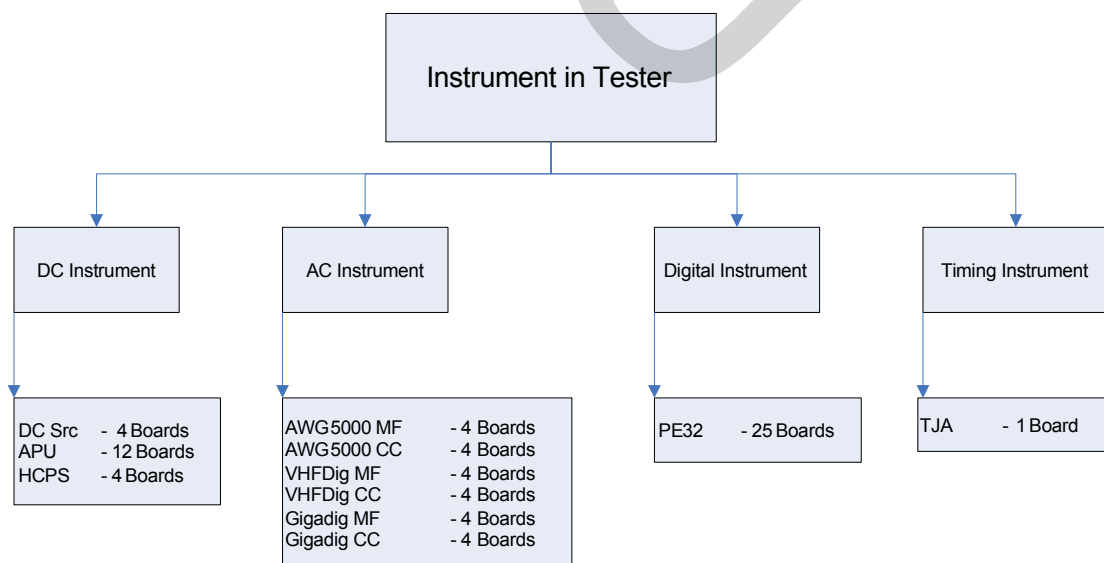
1. Test#4300 ถึง #4303 เป็นส่วนที่ทำการทดสอบถึงความถูกต้องของความถี่ของขา(pin) ต่างๆของอุปกรณ์อิเล็กทรอนิกส์ที่อุปกรณ์อิเล็กทรอนิกส์เป็นตัวสร้างขึ้น
2. Test#4304 ถึง #4313 เป็นส่วนที่ทำการทดสอบถึงความถูกต้องของสัญญาณขาออกในแต่ละขาของอุปกรณ์อิเล็กทรอนิกส์เมื่อป้อนสัญญาณต่างๆให้แก่ตัวอุปกรณ์อิเล็กทรอนิกส์
3. Test#4314 ถึง #4325 เป็นส่วนที่ทำการประมวลผลของข้อมูลที่ตัวงานประมวลผลได้จากสัญญาณที่ได้ป้อนให้กับตัวอุปกรณ์อิเล็กทรอนิกส์

Sequencer: SPEED_SORT_3_SPEEDS					
CHANNEL 1040MHz VDDA=3.000 VDDO=3.000 VDDD=1.100 Code 60/62 site=0					
LP_FLASH=0 LP_FIR=0 LP_CTF=0 LP_AVGA=0 LP_WPC=0 LP_BOWR=0 LP_SYNS=0 LP_SYNR=0					
4300	Write_RWCLK	speed_sort	1036.0 MH	< 1040.0 MHz	< 1043.0 MH
4301	Read_RWCLK	speed_sort	1030.0 MH	< 1037.3 MHz	< 1050.0 MH
4302	Fosc_3v_TST2	speed_sort	100 MHz	< 496 MHz	< 900 MHz
4303	Fosc_lp2v_TST2	speed_sort	100 MHz	< 548 MHz	< 1500 MHz
4304	DATA9_Failures	speed_sort	-1	< 0	< 1
4305	DATA8_Failures	speed_sort	-1	< 0	< 1
4306	DATA7_Failures	speed_sort	-1	< 0	< 1
4307	DATA6_Failures	speed_sort	-1	< 0	< 1
4308	DATA5_Failures	speed_sort	-1	< 0	< 1
4309	DATA4_Failures	speed_sort	-1	< 0	< 1
4310	DATA3_Failures	speed_sort	-1	< 0	< 1
4311	DATA2_Failures	speed_sort	-1	< 0	< 1
4312	DATA1_Failures	speed_sort	-1	< 0	< 1
4313	DATA0_Failures	speed_sort	-1	< 0	< 1
4314	lp2v_Ring_Osc_SIF	speed_sort	0.0 MHz	< 575.7 MHz	< 1500.0 MH
4315	3p0v_Ring_Osc_SIF	speed_sort	0.0 MHz	< 605.9 MHz	< 1500.0 MH
4316	FREQR_mean	speed_sort	100.0	< 128.4	< 156.0
4317	VGAR_mean	speed_sort	20.0	< 122.3	< 235.0
4318	DCTAPR_mean	speed_sort	32.0	< 118.8	< 224.0
4319	!QMCNT_mean	speed_sort	2.0	< 120.6	< 245.0
4320	NLFR_mean	speed_sort	0.0	< 136.1	< 245.0
4321	BERCNT_mean	speed_sort	-1.0	< 0.0	< 1.0
4322	FREQR_pos_0p15pct	speed_sort	7	< 177	< 245
4323	NLFR_plus_mean	speed_sort	0.0	< 108.5	< 245.0
4324	FREQR_neg_0p15pct	speed_sort	7	< 80	< 245
4325	NLFR_minus_mean	speed_sort	0.0	< 120.0	< 245.0

ภาพที่ 4.2 รูปแสดงผลการทดสอบอุปกรณ์อิเล็กทรอนิกส์ทั้ง 25 การทดสอบ

4.1.2 อุปกรณ์หลักที่ใช้ในการทดสอบอุปกรณ์อิเล็กทรอนิกส์

ในการจำแนกอุปกรณ์หลักที่ใช้ในการทดสอบอุปกรณ์อิเล็กทรอนิกส์นั้น ก่อนอื่นจำเป็นต้องแยกอุปกรณ์หลักออกเป็นกลุ่มๆก่อน ตามหน้าที่การทำงานของแต่ละอุปกรณ์ดังนี้



ภาพที่ 4.3 รูปแสดงอุปกรณ์หลักใน Tester

1. อุปกรณ์หลัก DC

บอร์ดที่อยู่ในกลุ่มนี้ คือ DC Src board, APU board และ HCPS board

2. อุปกรณ์หลัก Analog

บอร์ดที่อยู่ในกลุ่มนี้ คือ AWG5000 MF board, AWG5000 CC board, VHFDig MF board, VHFDig CC board, Gigadig board และ Gigadig board

3. อุปกรณ์หลัก Digital

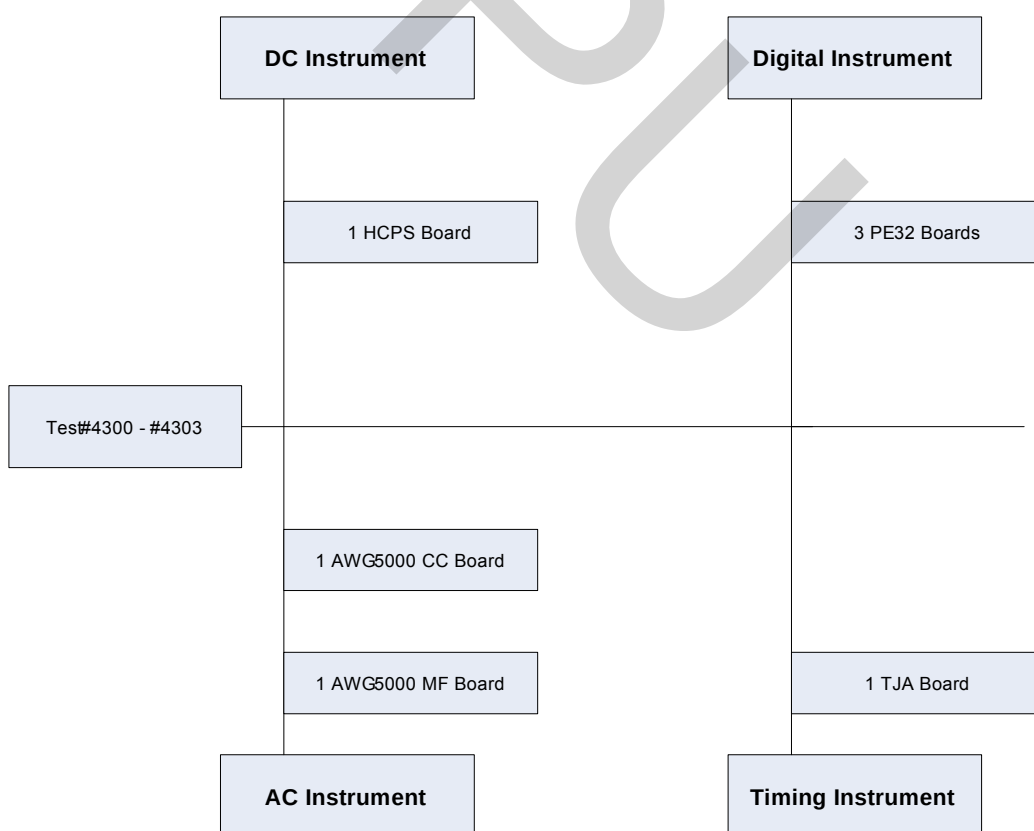
บอร์ดที่อยู่ในกลุ่มนี้ คือ PE32 board ซึ่งมีอยู่ทั้งหมด 25 บอร์ด

4. อุปกรณ์หลัก Timing

บอร์ดที่อยู่ในกลุ่มนี้คือ TJA board

จากผลการแบ่งลักษณะการทดสอบอุปกรณ์อิเล็กทรอนิกส์ออกเป็น 3 กลุ่มใหญ่ๆ ดังนั้นการจำแนกอุปกรณ์หลักที่ใช้ใน “Speed Test” Function จึงทำการจำแนกตามกลุ่มลักษณะการทดสอบดังนี้

1. กลุ่ม Test#4300 ถึง Test#4303 อุปกรณ์ที่ใช้ทำงาน 1 ตัวดังรูปข้างล่าง



ภาพที่ 4.4 รูปแสดงอุปกรณ์ที่ใช้สำหรับ Test#4300 ถึง #4303

และเมื่อจำแนกย่อยลงเป็นแต่ละการทดสอบและแยกเป็นต่องาน 1 ตำแหน่ง(site)จะได้
ดังนี้

Test#4300 - #4303

Site0

DC Instrument	- HCPS slotที่ 44 ที่ Test Head
AC Instrument	- AWG5000 MF slotที่ 3 ที่ PACs#2 ที่ Mainframe - AWG5000 CC slotที่ 15 ที่ Test Head
Digital Instrument	- PE32 slotที่ 47, 48 และ 50
Timing Instrument	- TJA board

Site1

DC Instrument	- HCPS slotที่ 58 ที่ Test Head
AC Instrument	- AWG5000 MF slotที่ 4 ที่ PACs#1 ที่ Mainframe - AWG5000 CC slotที่ 11 ที่ Test Head
Digital Instrument	- PE32 slotที่ 51, 52 และ 59
Timing Instrument	- TJA board

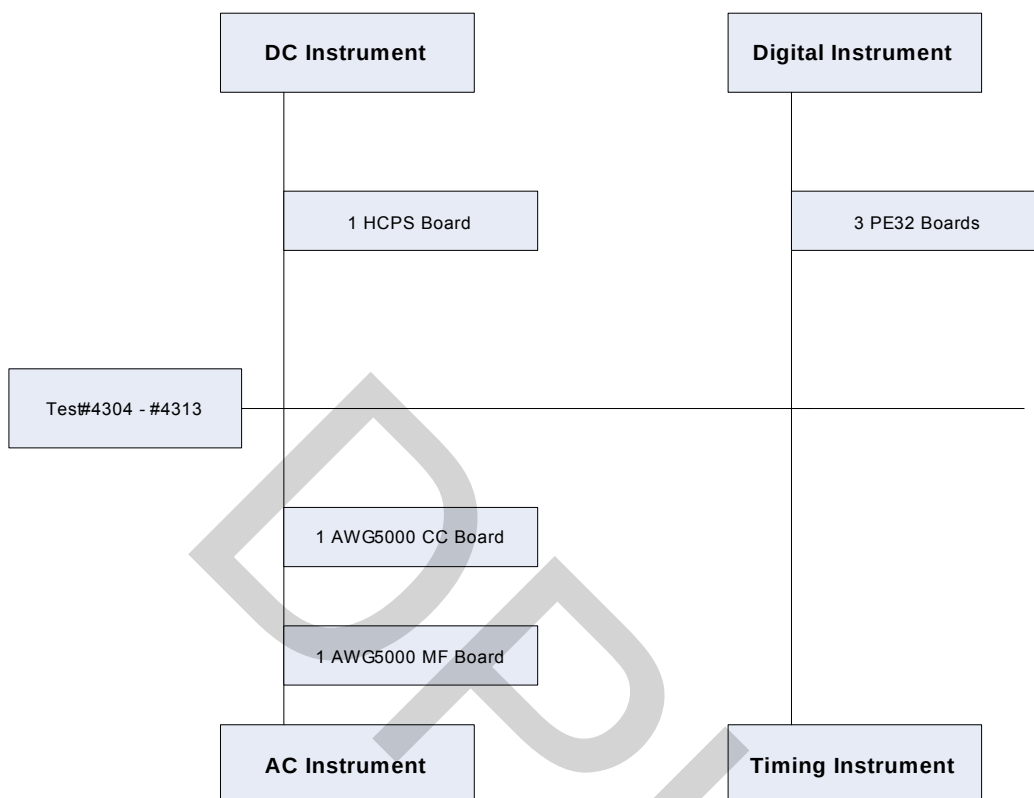
Site2

DC Instrument	- HCPS slotที่ 43 ที่ Test Head
AC Instrument	- AWG5000 MF slotที่ 3 ที่ PACs#2 ที่ Mainframe - AWG5000 CC slotที่ 15 ที่ Test Head
Digital Instrument	- PE32 slotที่ 37, 38 และ 40
Timing Instrument	- TJA board

Site3

DC Instrument	- HCPS slotที่ 25 ที่ Test Head
AC Instrument	- AWG5000 MF slotที่ 4 ที่ PACs#1 ที่ Mainframe - AWG5000 CC slotที่ 11 ที่ Test Head
Digital Instrument	- PE32 slotที่ 31, 33 และ 35
Timing Instrument	- TJA board

2. กลุ่ม Test#4304 ถึง Test#4313 อุปกรณ์ที่ใช้ทำงาน 1 ตัวดังรูปข้างล่าง



ภาพที่ 4.5 รูปแสดงอุปกรณ์ที่ใช้สำหรับ Test#4304 ถึง #4313

Test#4304 - #4313

Site0

- | | |
|--------------------|--|
| DC Instrument | - HCPS slot ที่ 44 ที่ Test Head |
| AC Instrument | - AWG5000 MF slot ที่ 3 ที่ PACs#2 ที่ Mainframe |
| | - AWG5000 CC slot ที่ 15 ที่ Test Head |
| Digital Instrument | - PE32 slot ที่ 47, 48 และ 50 |

Site1

- | | |
|--------------------|--|
| DC Instrument | - HCPS slot ที่ 58 ที่ Test Head |
| AC Instrument | - AWG5000 MF slot ที่ 4 ที่ PACs#1 ที่ Mainframe |
| | - AWG5000 CC slot ที่ 11 ที่ Test Head |
| Digital Instrument | - PE32 slot ที่ 51, 52 และ 59 |

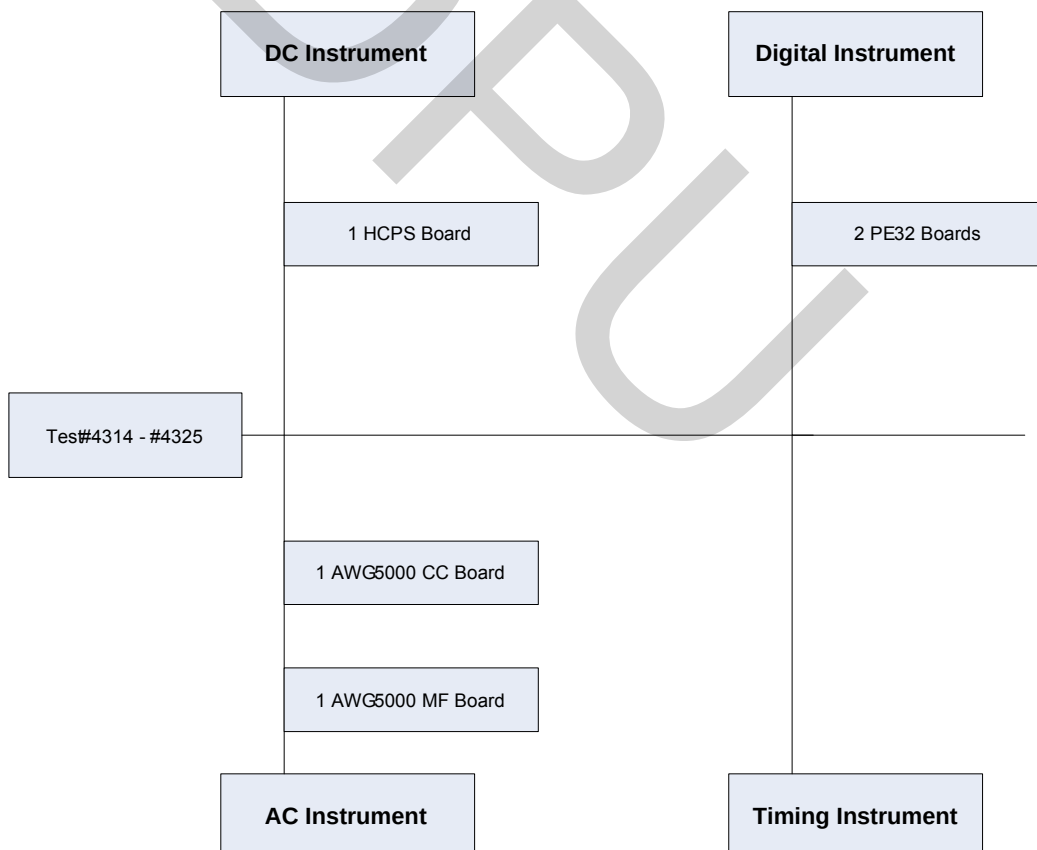
Site2

- DC Instrument - HCPS slotที่ 43 ที่ Test Head
- AC Instrument - AWG5000 MF slotที่ 3 ที่ PACs#2 ที่ Mainframe
- AWG5000 CC slotที่ 15 ที่ Test Head
- Digital Instrument - PE32 slotที่ 37, 38 และ 40

Site3

- DC Instrument - HCPS slotที่ 25 ที่ Test Head
- AC Instrument - AWG5000 MF slotที่ 4 ที่ PACs#1 ที่ Mainframe
- AWG5000 CC slotที่ 11 ที่ Test Head
- Digital Instrument - PE32 slotที่ 31, 33 และ 35

3. กลุ่ม Test#4314 ถึง Test#4325 อุปกรณ์ที่ใช้ทำงาน 1 ตัว ดังรูปข้างล่าง



ภาพที่ 4.6 รูปแสดงอุปกรณ์ที่ใช้สำหรับ Test#4314 ถึง #4325

Test#4314 - #4325

Site0

DC Instrument - HCPS slotที่ 44 ที่ Test Head
 AC Instrument - AWG5000 MF slotที่ 3 ที่ PACs#2 ที่ Mainframe
 - AWG5000 CC slotที่ 15 ที่ Test Head
 Digital Instrument - PE32 slotที่ 48 และ 50

Site1

DC Instrument - HCPS slotที่ 58 ที่ Test Head
 AC Instrument - AWG5000 MF slotที่ 4 ที่ PACs#1 ที่ Mainframe
 - AWG5000 CC slotที่ 11 ที่ Test Head
 Digital Instrument - PE32 slotที่ 52 และ 59

Site2

DC Instrument - HCPS slotที่ 43 ที่ Test Head
 AC Instrument - AWG5000 MF slotที่ 3 ที่ PACs#2 ที่ Mainframe
 - AWG5000 CC slotที่ 15 ที่ Test Head
 Digital Instrument - PE32 slotที่ 37 และ 40

Site3

DC Instrument - HCPS slotที่ 25 ที่ Test Head
 AC Instrument - AWG5000 MF slotที่ 4 ที่ PACs#1 ที่ Mainframe
 - AWG5000 CC slotที่ 11 ที่ Test Head
 Digital Instrument - PE32 slotที่ 31 และ 35

4.1.3 ปัญหาที่อาจเกิดขึ้นจากการทดสอบอุปกรณ์อิเล็กทรอนิกส์

ก่อนจะทำการวิเคราะห์ปัญหาที่เกิดขึ้นระหว่างการทดสอบอุปกรณ์อิเล็กทรอนิกส์นั้น
 ต้องทำความเข้าใจเกี่ยวกับผลการทดสอบ ที่จะแสดงที่หน้าต่างแสดงผลการทดสอบ(Datalog window)
 ก่อน ดังตัวอย่างภาพที่ 4.7

Test_Num	Test_Name	Sequencer_Name	High_limit	<	Result	<	Low_limit
4300	Write_RWCLK	speed_sort	1036.0 MH	<	1040.0 MHz	<	1043.0 MH
4301	Read_RWCLK	speed_sort	1036.0 MH	<	1037.3 MHz	<	1050.0 MH
4302	Fosc_3v_TST2	speed_sort	100 MHz	<	496 MHz	<	900 MHz

ภาพที่ 4.7 รูปแสดงผลการทดสอบที่แสดงผลบนหน้าต่างแสดงผลการทดสอบ

2. ผลการทดสอบมีค่าเกินขีดจำกัดขั้นสูงมากๆ

กลุ่มที่ 3. Test#4314 ถึง 4325

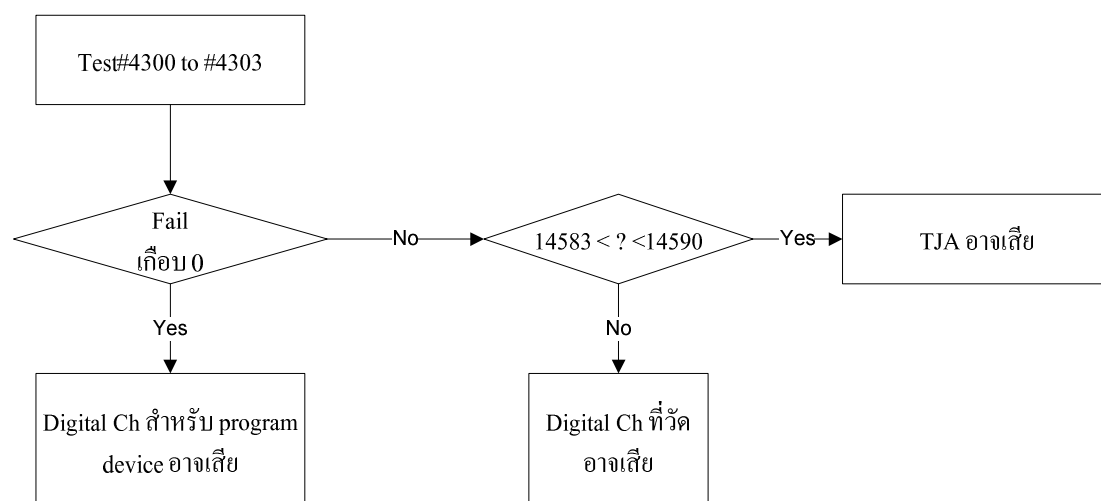
4314 1p2v_Ring_Osc_SIF	speed_sort	0.0 MHz <	575.7 MHz	< 1500.0 MH
4315 3p0v_Ring_Osc_SIF	speed_sort	0.0 MHz <	605.9 MHz	< 1500.0 MH
4316 FREQR_mean	speed_sort	100.0 <	128.4	< 156.0
4317 VGAR_mean	speed_sort	20.0 <	122.3	< 235.0
4318 DCTAPR_mean	speed_sort	32.0 <	118.8	< 224.0
4319 !QMCNT_mean	speed_sort	2.0 <	120.6	< 245.0
4320 NLFR_mean	speed_sort	0.0 <	136.1	< 245.0
4321 BERCNT_mean	speed_sort	-1.0 <	0.0	< 1.0
4322 FREQR_pos_0p15pct	speed_sort	7 <	177	< 245
4323 NLFR_plus_mean	speed_sort	0.0 <	108.5	< 245.0
4324 FREQR_neg_0p15pct	speed_sort	7 <	80	< 245
4325 NLFR_minus_mean	speed_sort	0.0 <	120.0	< 245.0

ปัญหาที่อาจเกิดขึ้นของ คือ

1. ผลการทดสอบมีค่า น้อยกว่า หรือ มากกว่าขีดจำกัดแต่ไม่มาก
2. ผลการทดสอบมีค่า ผิดเพี้ยนไปเลย

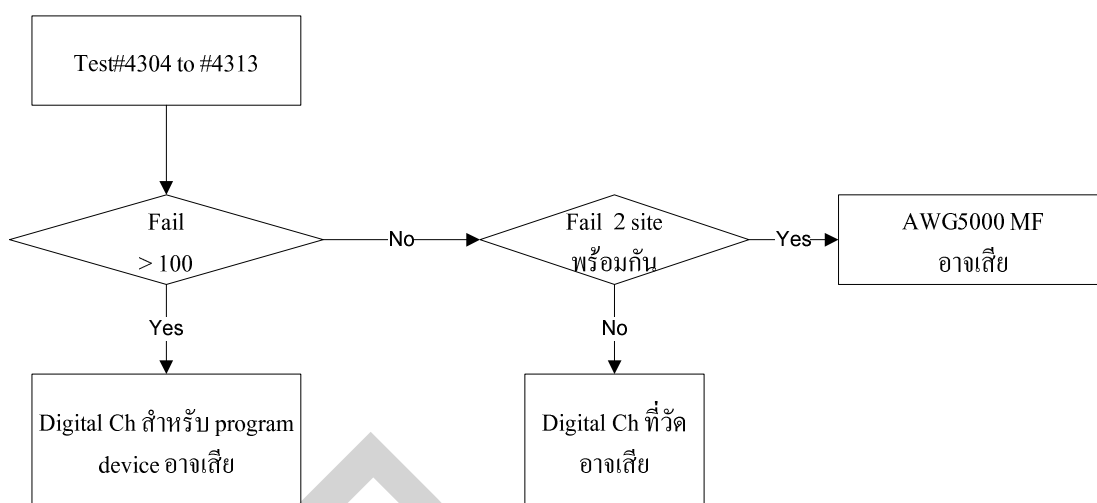
4.1.4 การวิเคราะห์ความสัมพันธ์ของปัญหากับอุปกรณ์หลัก

1. Test#4300 ถึง #4303



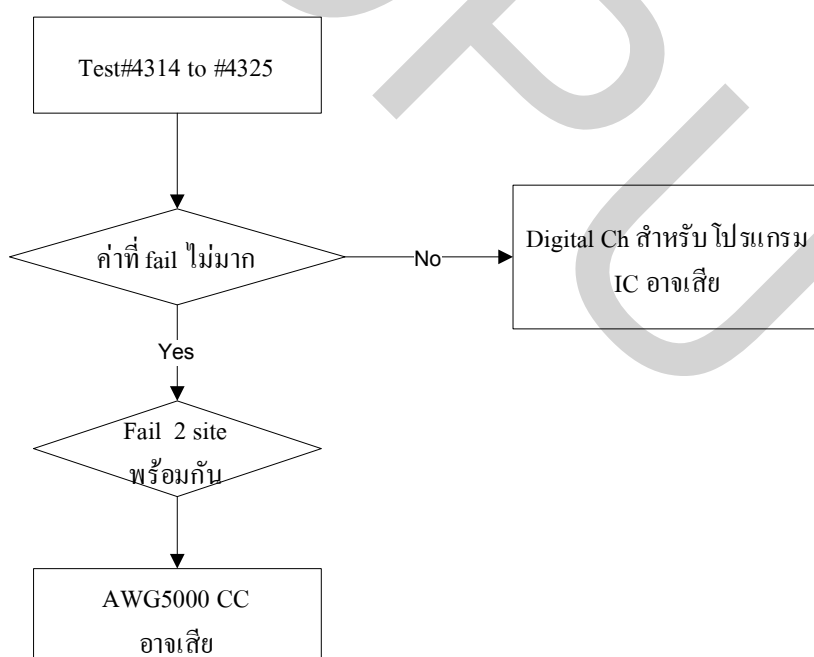
ภาพที่ 4.8 แผนภาพแสดงการวิเคราะห์หาสาเหตุของ Test#4300 ถึง #4303

2. Test#4304 ถึง #4313



ภาพที่ 4.9 แผนภาพแสดงการวิเคราะห์หาสาเหตุของ Test#4304 ถึง #4313

3. Test#4314 ถึง #4325



ภาพที่ 4.10 แผนภาพแสดงการวิเคราะห์หาสาเหตุของ Test#4314 ถึง #4325

4.2 โปรแกรมวิเคราะห์ปัญหาที่เกิดขึ้นระหว่างการทดสอบอุปกรณ์อิเล็กทรอนิกส์เนื่องมาจากอุปกรณ์หลักใน Tester

ผู้วิจัยได้ใช้โปรแกรม Unix และ โปรแกรมภาษา C for Unix ในการพัฒนาตัวโปรแกรม เนื่องจากตัว โปรแกรมนี้ต้องใช้งานบน Unix Base นอกจากนี้ การใช้ภาษา C for Unix ยังทำให้ใช้งบค่าสั่งที่เป็นคำสั่งเฉพาะของเครื่อง Tester

4.2.1 โครงสร้างของโปรแกรม

ตัวโครงสร้างของโปรแกรมนั้นสามารถแบ่งออกได้เป็น 4 ส่วน คือ

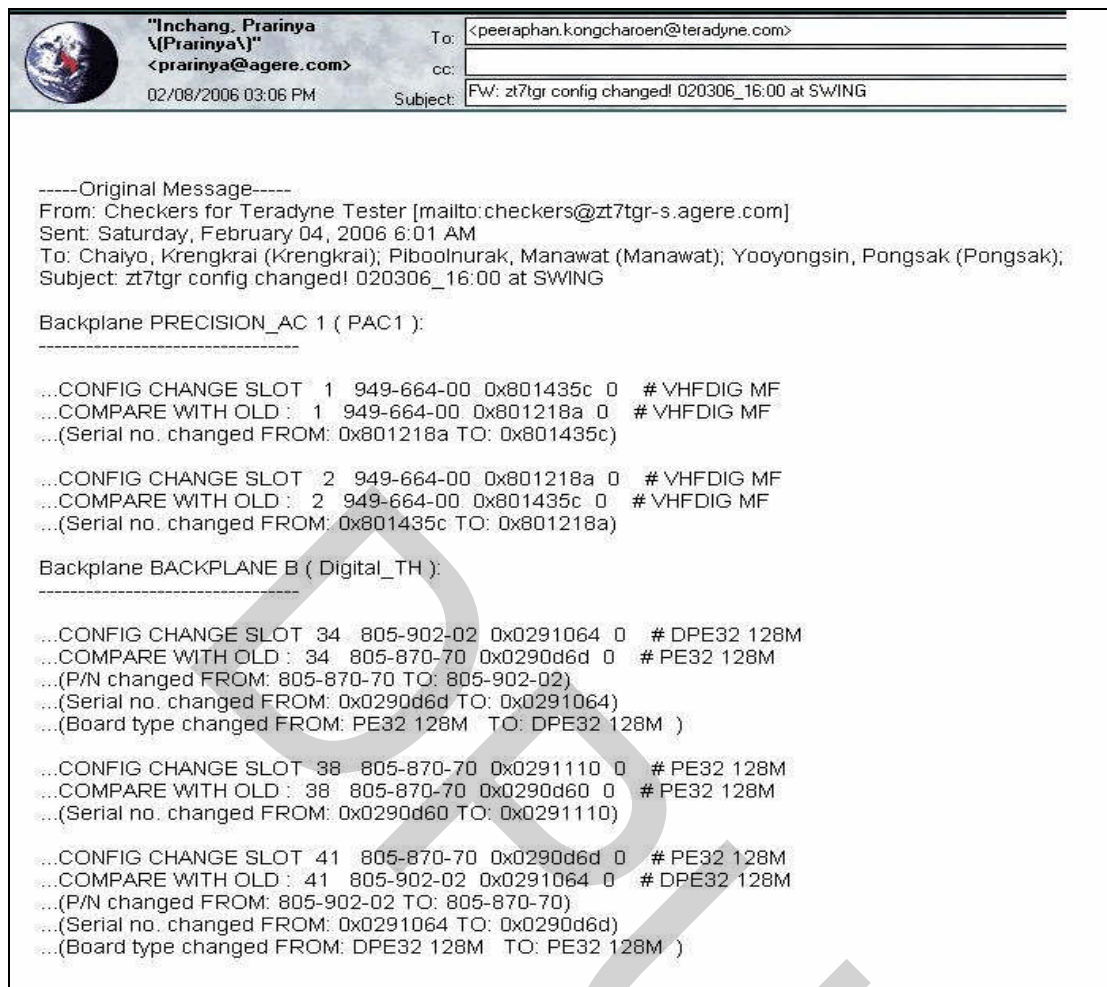
4.2.1.1 โปรแกรมที่ใช้ในการบันทึก Configuration ของ Tester

เป็นการใช้คำสั่งเฉพาะของ Tester ในการเก็บตำแหน่งของอุปกรณ์หลัก(configuration) ของเครื่อง Tester แล้วทำการเปรียบเทียบกับตำแหน่งของอุปกรณ์หลักของ Tester ก่อนหน้านั้นว่ามี การเปลี่ยนแปลงเกิดขึ้นหรือไม่ ถ้ามีการเปลี่ยนแปลงขึ้นก็จะทำส่งอีเมลล์(e-mail)ไปยังวิศวกรที่เกี่ยวข้อง เพื่อให้ได้รับทราบถึงตำแหน่งของอุปกรณ์หลักของเครื่องที่เปลี่ยนไป

TIGER_TH 1 BACKPLANE A									
#Slot	Type	Serial #	Rev	Num	Date	XptA	XptB	Name	
2	000-000-00	0x0000000	P0	0	# 0000-0	23	24	EMPTY	
3	000-000-00	0x0000000	P0	0	# 0000-0	21	22	EMPTY	
4	939-227-60	0x0004f59	B	0	# 0409-0	19	20	GIGADIG	CC
5	000-000-00	0x0000000	P0	0	# 0000-0	17	18	EMPTY	
6	939-227-60	0x0004f62	B	0	# 0409-0	15	16	GIGADIG	CC
7	000-000-00	0x0000000	P0	0	# 0000-0	13	14	EMPTY	
8	949-831-60	0x30126bc	B	0	# 0442-0	11	12	1G VHFD	CC
9	939-214-60	0x0004c71	P0	0	# 0000-0	9	10	AWG5000	CC
10	949-831-60	0x30126bb	B	0	# 0442-0	7	8	1G VHFD	CC
11	939-214-60	0x0004f3b	P0	0	# 0000-0	5	6	AWG5000	CC
14	949-831-60	0x30079bd	B	0	# 0423-0	25	26	1G VHFD	CC
15	939-214-60	0x0004f3c	P0	0	# 0000-0	27	28	AWG5000	CC
16	949-831-60	0x3012967	B	0	# 0442-0	29	30	1G VHFD	CC
17	939-214-60	0x0004f3d	P0	0	# 0000-0	31	32	AWG5000	CC
18	939-227-60	0x0004f5f	B	0	# 0409-0	33	34	GIGADIG	CC
19	000-000-00	0x0000000	P0	0	# 0000-0	35	36	EMPTY	
20	939-227-60	0x0004f25	B	0	# 0409-0	37	38	GIGADIG	CC
21	000-000-00	0x0000000	P0	0	# 0000-0	39	40	EMPTY	
22	000-000-00	0x0000000	P0	0	# 0000-0	41	42	EMPTY	
23	000-000-00	0x0000000	P0	0	# 0000-0	43	44	EMPTY	
1	949-886-00	0x8025783	B	0	# 0231-0	3	0	ACISB-L	
24	949-886-01	0x8034794	B	0	# 0231-0	4	0	ACISB-R	
END									

ภาพที่ 4.11 รูปแสดงตำแหน่งของอุปกรณ์หลักของ Tester

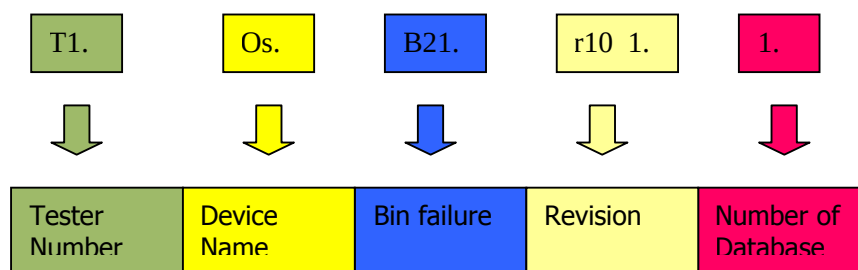
นอกจากนี้ ทางผู้วิจัยยังได้ทำการเพิ่มเติมส่วนที่ใช้ในการบันทึกตำแหน่งของอุปกรณ์หลักของ Tester ที่เป็นแบบบันทึกประจำวัน โดยที่ไม่ต้องเปิดตัวโปรแกรม โดยที่เมื่อมี Tester เครื่องไหนเกิดการเปลี่ยนแปลงตำแหน่งของอุปกรณ์หลัก ก็จะมีอีเมลล์ส่งให้วิศวกรที่เกี่ยวข้องรับทราบตอนเช้ากับตอนเย็นของทุกวัน



ภาพที่ 4.12 รูปแสดงตำแหน่งของอุปกรณ์หลักของเครื่องเมื่อเกิดการเปลี่ยนแปลงที่ปรากฏบนอีเมลล์ของวิศวกร

4.2.1.2 โปรแกรมที่ใช้ดึงข้อมูลที่มีอยู่ในฐานข้อมูล

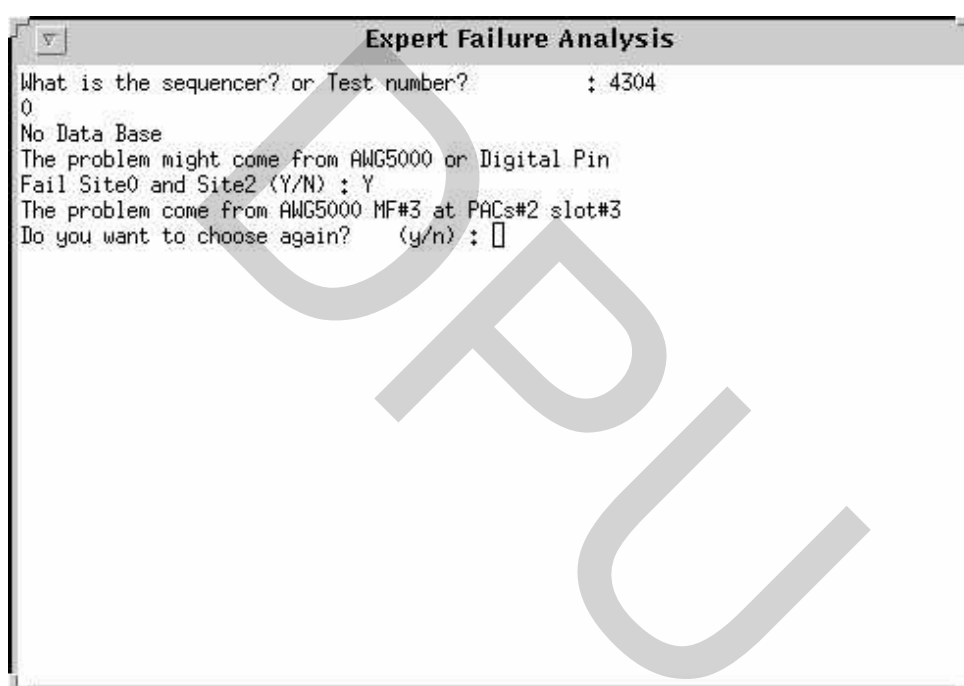
ผู้วิจัยใช้วิธีการ Work Breakdown Structure ในการบันทึกปัญหาที่เกิดขึ้นมาก่อน พร้อมทั้งวิธีแก้ไขปัญหา



ภาพที่ 4.13 รูปแสดงวิธีการกำหนดชื่อไฟล์ในฐานข้อมูล

4.2.1.3 โปรแกรมที่ใช้วิเคราะห์ปัญหาที่ไม่เคยเกิดขึ้นมาก่อน

ในการเขียนโปรแกรมวิเคราะห์ปัญหานี้ ได้อาศัยความรู้ที่ได้มาจากการสอบถามความรู้จากผู้เชี่ยวชาญในส่วนของอุปกรณ์อิเล็กทรอนิกส์ ประกอบกับความรู้จากผู้เชี่ยวชาญในส่วนของ Tester และจากการวิเคราะห์ตัวโปรแกรมที่ใช้สำหรับการทดสอบอุปกรณ์อิเล็กทรอนิกส์นี้ นำมาเขียนเป็นแผนผังของแต่ละการทดสอบหรือแต่ละกลุ่มการทดสอบ แล้วทำการโปรแกรมโดยใช้ความรู้ที่ได้มา โดยลักษณะที่แสดงผลการวิเคราะห์จะบอกถึงอุปกรณ์ที่เกี่ยวข้องกับทดสอบนั้นๆ พร้อมทั้งบอกถึงอุปกรณ์ที่สงสัยว่าจะเป็นตัวก่อให้เกิดปัญหา



ภาพที่ 4.14 รูปแสดงการแสดงผลของโปรแกรมเมื่อไม่มีข้อมูลในฐานข้อมูล

4.2.1.4 โปรแกรมที่ทำการบันทึกปัญหาที่ไม่เคยเกิดมาก่อน

โปรแกรมจะทำการเปิดไฟล์เปล่าขึ้นมาเพื่อให้ผู้ใช้โปรแกรมนี้ ทำการบันทึกปัญหาที่ไม่เคยเกิดขึ้นมาก่อน โดยตัวโปรแกรมจะทำการกำหนดชื่อไฟล์และตำแหน่งที่เก็บให้เรียบร้อย พร้อมทั้งส่งเมลล์ไปยังวิศวกรที่ทำการรับผิดชอบ เพื่อให้วิศวกรได้รับรู้ว่าปัญหาใหม่เกิดขึ้นในการทดสอบอุปกรณ์อิเล็กทรอนิกส์

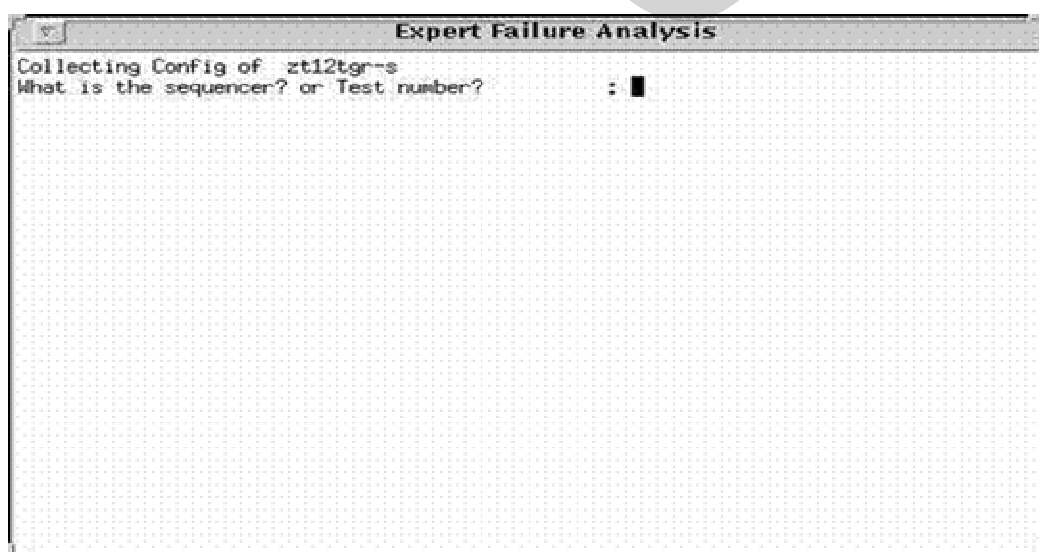
4.3 การใช้งานโปรแกรม

4.3.1 ทำการคลิกที่ปุ่ม HELP ที่ station Window



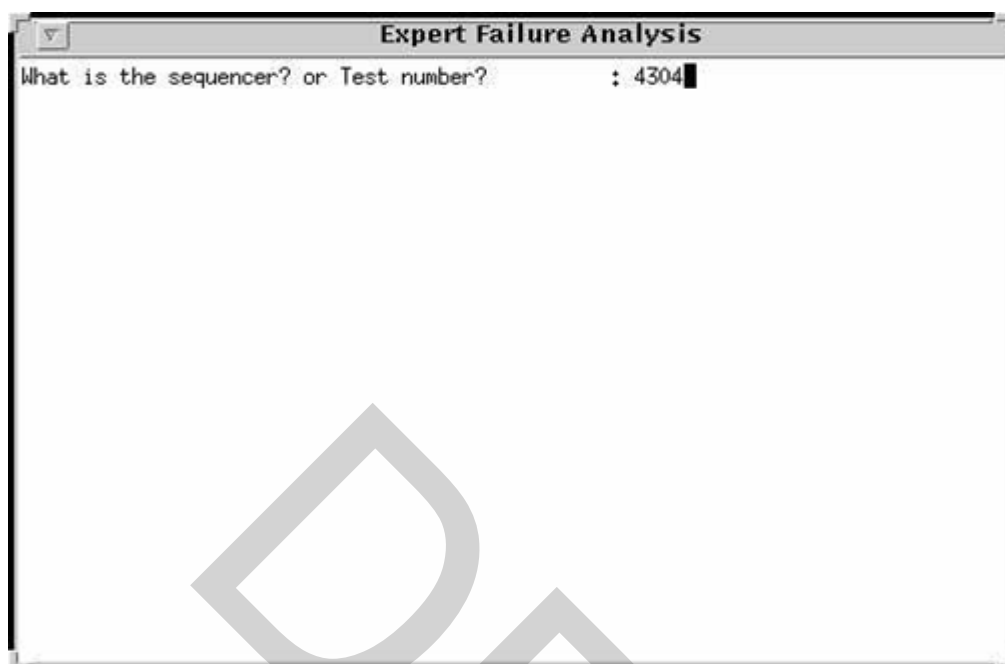
ภาพที่ 4.15 รูปภาพแสดง Station Window

4.3.2 หน้าต่าง Expert Failure Analysis จะปรากฏขึ้น พร้อมกับการเก็บตำแหน่งของอุปกรณ์หลักของเครื่องไว้ โดยจะใช้ชื่อไฟล์ตามชื่อเครื่องตามด้วยเวลาที่เริ่มใช้โปรแกรม



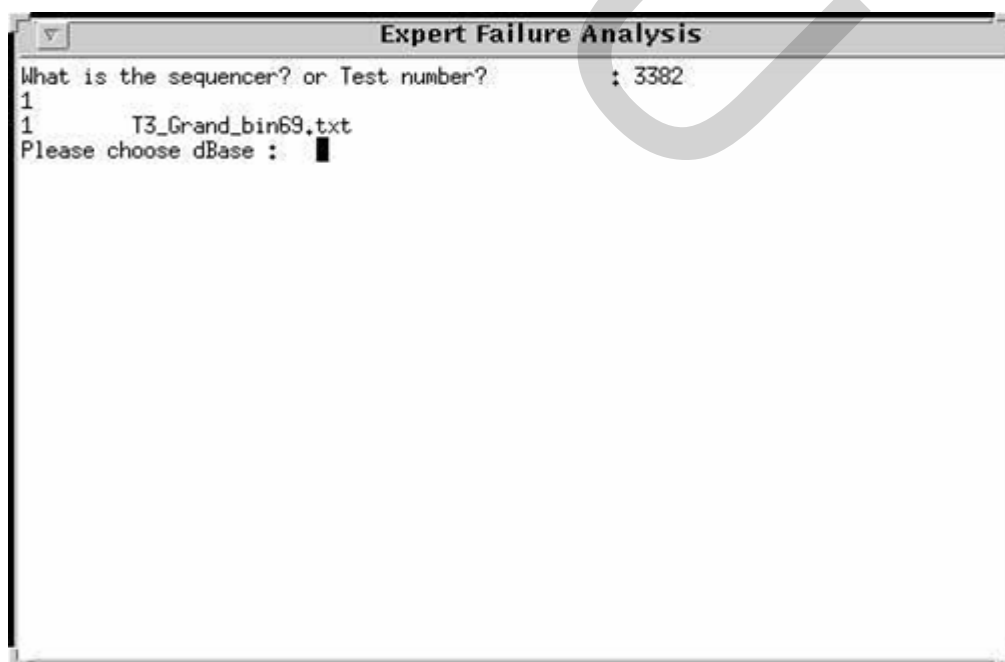
ภาพที่ 4.16 รูปภาพแสดง Expert Failure Analysis Window

4.3.3 ทำการป้อนหมายเลขของการทดสอบที่เกิดปัญหา หรือ ป้อนฟังก์ชันที่เกิดปัญหาขึ้น



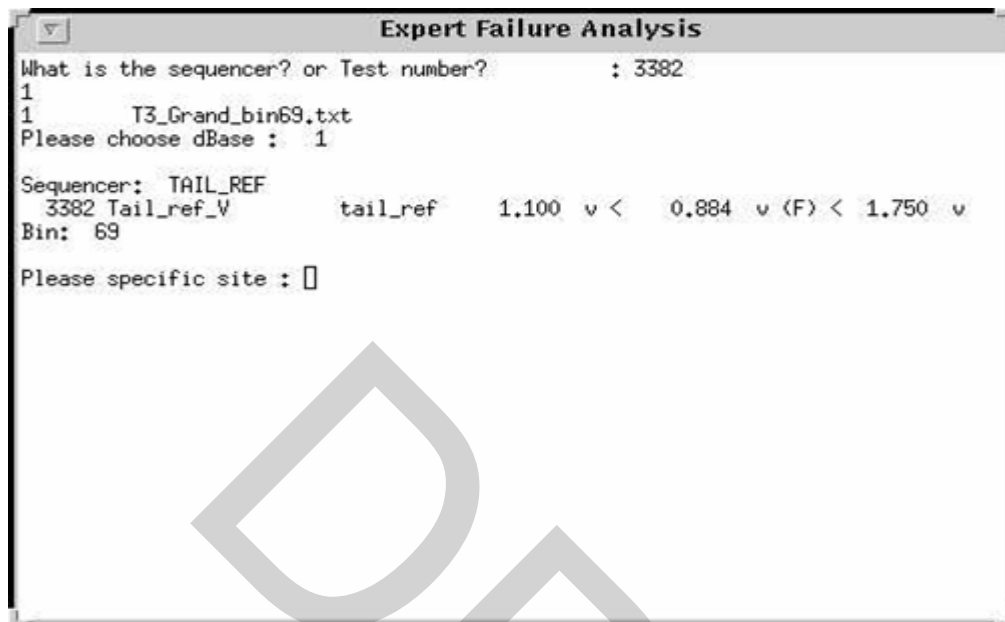
ภาพที่ 4.17 รูปภาพแสดงการป้อนหมายเลขของการทดสอบ

4.3.4 หลังจากนั้นโปรแกรมจะทำการค้นหาในฐานข้อมูลแล้วจะแสดงผลการค้นหา



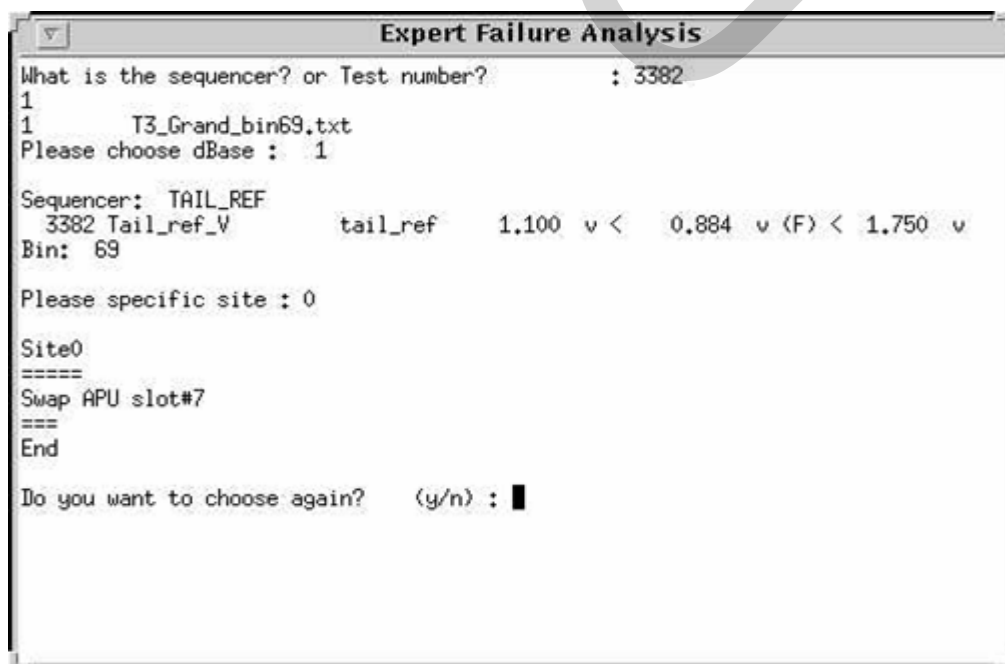
ภาพที่ 4.18 รูปภาพแสดงการประมวลผลการค้นหาในฐานข้อมูล

4.3.5 ทำการเลือกข้อมูลจากฐานข้อมูลที่ปรากฏ โปรแกรมจะทำการโชว์ข้อมูลที่อยู่ในฐานข้อมูลนั้น



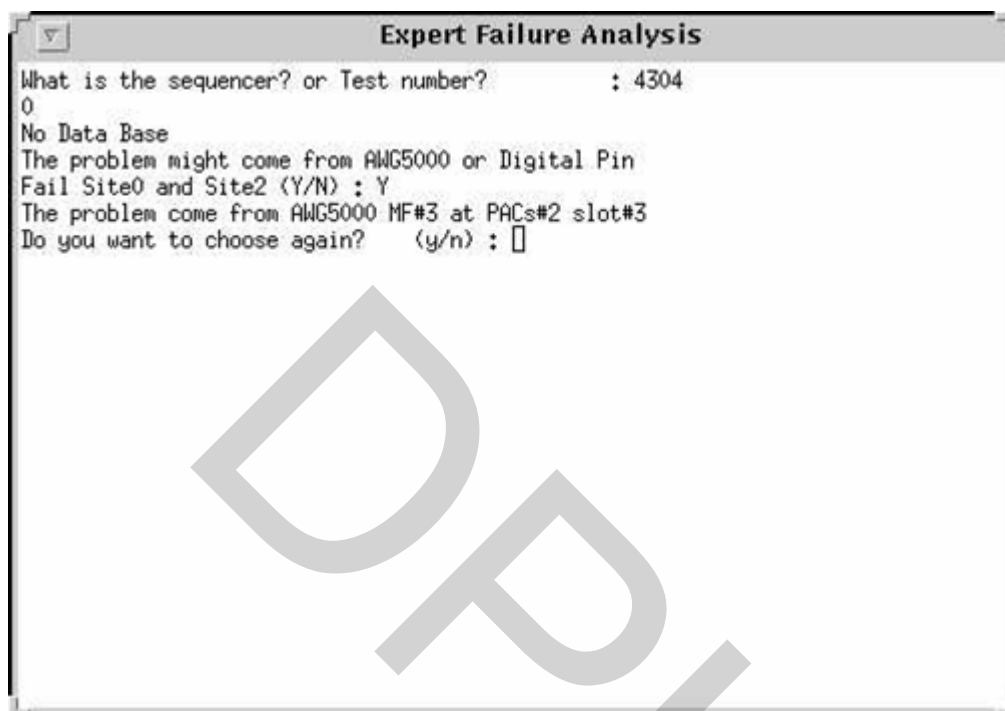
ภาพที่ 4.19 รูปภาพแสดงการผลการเลือกฐานข้อมูล

4.3.6 ทำการระบุตำแหน่งที่เกิดปัญหาขึ้น โปรแกรมจะทำการประมวลผลว่าอุปกรณ์ที่เป็นปัญหาคือ อุปกรณ์อะไร อยู่ตำแหน่งไหน



ภาพที่ 4.20 รูปภาพแสดงผลการวิเคราะห์

4.3.7 ในกรณีที่ไม่มีข้อมูลในฐานข้อมูล โปรแกรมจะทำการวิเคราะห์หาสาเหตุที่เป็นไปได้ พร้อมกับแสดงผล



ภาพที่ 4.21 รูปภาพแสดงผลการวิเคราะห์ในกรณีที่ไม่มีข้อมูลในฐานข้อมูล